

2022年度 授業シラバスの詳細内容

○基本情報			
科目名	LSI設計支援学特論B（System LSI Design Methodology B）		
ナンバリングコード	R20114	大分類 / 難易度 科目分野	環境情報学専攻 / 標準レベル
単位数	2	配当学年 / 開講期	1 年 / 後期
必修・選択区分	選択 ※入学年度及び所属学科コースで異なる場合がありますので、学生便覧で必ず確認してください。		
授業コード	M008601	クラス名	-
担当教員名	松永 多苗子		
履修上の注意、履修条件	LSI設計支援学特論Aを履修していること。 必要な知識は授業でも解説しますが、予備知識が少ない場合は予習・復習が不可欠です。 演習が多くなりますので、各自のPCに必要なソフトをインストールし、正課外でも設計に取り組めるようにすることを推奨します。		
教科書	自作の資料を配布します。		
参考文献及び指定図書	「FPGAプログラミング大全 Xilinx編」, 小林優著, 秀和システム		
関連科目	LSI設計支援学特論A		

○基本情報		
授業の目的	身近な電子機器から、社会インフラを支えるシステムまで、世の中には様々なデジタルシステムが存在し、それらの機能はICによって支えられています。微細化技術が進んだことにより、複雑な処理を1チップで実現することが可能となる反面、専用回路の設計コストは非常に大きくなっています。本授業は、工学研究科環境情報学専攻のディプロマポリシー「情報工学の基礎ならびに応用研究を推進する中で広い視野と高度な専門技術を発揮できる能力を有すること」に関連するもので、前期開講の「LSI設計支援学特論A」に引き続き、LSIのCAD/EDA技術の理解と、その活用スキルの向上を目的とするものです。特に、既存のツールを使った設計手法を理解し、実際に設計できるようになることを目指すとともに、既存のツールの問題点を理解し、SoC設計支援環境をより使いやすいものにする方法について、自分なりの見解をもてる力を養います。	
授業の概要	本授業ではソフトウェア記述から、CPUとFPGAで構成されるSoCを実現する技術を取り上げます。「LSI設計支援学特論A」で使用したハードマクロCPU内蔵のFPGA「Zynq」を対象として、Xilinx社の高位合成ツールVivado HLSや統合設計環境Vitis を使った設計演習に取り組みます。また、他のSoC設計環境について調査して比較し、設計者の特性(回路設計者かソフトウェア開発者か等)と、適した開発支援方法についてディスカッションを行い、理解を深めます。	
授業の運営方法	(1) 授業の形式	「演習等形式」
	(2) 複数担当の場合の方式	「該当しない」
	(3) アクティブ・ラーニング	「該当なし」
地域志向科目	該当しない	
実務経験のある教員による授業科目	松永多苗子 本科目の学習内容である LSI CAD分野において、企業*における研究・開発実績がある。 * (株)富士通研究所(19年:LSI CADアルゴリズム・ツールの研究開発) (株)ロジック・リサーチ(2.5年: ハードウェア記述言語のスタイルチェッカ開発)	

○成績評価の指標		○成績評価基準(合計100点)		
到達目標の観点	到達目標	テスト (期末試験・中間確	提出物 (レポート・作品等)	無形成果 (発表・その他)
【関心・意欲・態度】	LSIと社会の関わりに関して深い関心を持ち、LSI設計ツールを使った設計技術を積極的に修得しようとする態度を示すことができる。			20点
【知識・理解】	上位レベルの設計自動化技術を理解できる。		20点	10点
【技能・表現・コミュニケーション】	実際に設計ツールを用いて、SoC回路を設計することができる。		20点	
【思考・判断・創造】	本講義により得られた基礎知識を理解し、自らの立場に基づいた見解を述べることができる。		20点	10点
○成績評価の補足(具体的な評価方法および期末試験・レポート等の学習成果・課題のフィードバック方法)				
成績は、第15回に実施する最終ディスカッションの際の応答(40点)と最終レポート(60点)で評価します。 到達目標に対する達成水準の目安は以下の通りです。 [Sレベル]単位を取得するために達成すべき到達目標を満たしている。(成績評価基準点の合計が90点以上) [Aレベル]単位を取得するために達成すべき到達目標をほぼ満たしている。(成績評価基準点の合計が80点～89点) [Bレベル]単位を取得するために達成すべき到達目標をかなり満たしている。(成績評価基準点の合計が70点～79点) [Cレベル]単位を取得するために達成すべき到達目標を一部満たしている。(成績評価基準点の合計が60点～69点) 最終ディスカッションおよびレポートに対するフィードバックは、第16回授業時に実施します。				

○その他

2022年度 授業シラバスの詳細内容

○授業計画		科 目 名	LSI設計支援学特論B（System LSI Design Methodology B）	授業コード	M008601	
		担当教員	松永 多苗子			
学修内容						
1. ガイダンスと設計環境の構築						
授業内容と講義の進め方や評価方法などについてガイダンスを行った後、Zynq向けのSoC開発環境について、その機能や、VIVADO-HLSとの違いについて理解します。						
予習	Xilinx のSoC開発環境の調査				約2時間	
復習	SoC開発環境の構築・動作確認				約2時間	
2. 基本課題1						
基本的な設計課題1に取り組みます。C言語で入力記述を作成し、SoC開発環境でZynq上にシステムを実現することで、基本的な設計フローを確認します。						
設計結果を確認し、内部でどのような処理が行われているかを考察します。設計品質を変えるためには何を指定することができるかを、実際に試してみます。						
予習	基本課題1の入力記述の作成				約2時間	
復習	設計内容のレポート				約2時間	
3. 基本課題2						
設計課題1よりやや複雑な課題に対して、設計を行います。ツールを使う上で現れたエラーに対して、その意味を考えるとともに、ツールの使用に対する理解度を深めます。						
予習	基本課題2の入力記述の作成				約2時間	
復習	設計内容のレポート				約2時間	
4. 基本課題3						
設計課題2より複雑な課題に対して設計を行います。FPGAで実現する箇所を変えて試行し、効果を比較検討します。						
予習	基本課題3の入力記述の作成				約2時間	
復習	設計内容のレポート				約2時間	
5. 他の支援環境調査1						
Zynq に対する他の設計支援環境について調査し、比較を行います。第6週までに終了します。						
予習	Zynqの開発環境調査				約2時間	
復習	調査結果のまとめ				約2時間	
6. 他の支援環境調査2						
Zynq に対する他の設計支援環境について調査して比較を行い、利点・欠点などについてディスカッションを行います。						
予習	Zynqの開発環境調査				約2時間	
復習	調査結果のまとめ				約2時間	
7. 応用課題1						
現実的な設計課題に対して、Zynq上への実装を行います。第10週までに終了します。						
予習	設計				約2時間	
復習	設計内容のレポート				約2時間	
8. 応用課題2						
現実的な設計課題に対して、Zynq上への実装を行います。設計過程で出現した問題についてディスカッションします。						
予習	設計				約2時間	
復習	設計内容のレポート				約2時間	

○授業計画		科 目 名	LSI設計支援学特論B（System LSI Design Methodology B）	授業コード	M008601
		担当教員	松永 多苗子		
学修内容					
9. 応用課題3					
現実的な設計課題に対して，Zynq上への実装を行います．設計過程で出現した問題についてディスカッションします．					
予習		設計			約2時間
復習		設計内容のレポート			約2時間
10. 応用課題4					
現実的な設計課題に対して，Zynq上への実装を行います．設計過程で出現した問題についてディスカッションします．					
予習		設計			約2時間
復習		設計内容のレポート			約2時間
11. 応用課題の評価					
応用課題の設計結果の評価を行い改善点を列挙し，それに対するアプローチの仕方を検討します．					
予習		設計結果の確認			約2時間
復習		改善点のまとめ			約2時間
12. 応用課題の改善1					
応用課題の改善を行います．途中経過をレポートとしてまとめます．					
予習		設計			約2時間
復習		設計内容のレポート			約2時間
13. 応用課題の改善2					
応用課題の改善を行います．途中経過をレポートとしてまとめます．					
予習		設計			約2時間
復習		設計内容のレポート			約2時間
14. 応用課題の改善3					
応用課題の改善を行います．最終結果をまとめます．					
予習		設計			約2時間
復習		設計内容のレポート			約2時間
15. 総括1					
本授業において実際に設計した経験，および，他の支援環境の調査結果に基づいて，CPUとFPGAを含むシステムの設計環境についてディスカッションを行います．設計している中で見出した課題や，既存手法との比較結果等を踏まえ，SoC設計開発環境に対する考察を最終レポートとしてまとめます．					
予習		これまでの設計内容のレポート，調査結果のまとめの確認			約2時間
復習		最終レポート作成			約2時間
16. 総括2					
最終レポートに対するフィードバックを行います．					
予習		最終レポートの見直し			約2時間
復習		フィードバック内容の確認			約2時間